PCT

国際予備審査報告

REC'D **2 4 SEP 2004**WIPO PCT

(法第12条、法施行規則第56条) [PCT36条及びPCT規則70]

[PCI36杂及UPCIM	(VI)						
出願人又は代理人 の沓類記号 NE-70135WO	今後の手続きについては、国際予備審査報告の送付通知(様式PCT/ IPEA/416)を参照すること。						
国際出願番号 PCT/JP03/16034	国際出願日 (日.月.年) 15.12.2003 (日.月.年) 16.12.2002						
国際特許分類 (IPC) Int. C17 H01L29	/812 H01L21/338						
出願人(氏名又は名称) 日本電気株式会社							
2. この国際予備審査報告は、この表紀	国際予備審査報告を法施行規則第57条 (PCT36条) の規定に従い送付する。 既を含めて全部で4 ページからなる。 附属登類、つまり補正されて、この報告の基礎とされた及び/又はこの国際予備審 む明細합、請求の範囲及び/又は図面も添付されている。 *実施細則第607号参照)ページである。						
3. この国際予備審査報告は、次の内容を含む。							
国際予備審査の請求督を受理した日 15.12.2003	国際予備審査報告を作成した日 06.09.2004						
名称及びあて先 日本国特許庁(IPEA/JE 郵便番号100-8915 東京都千代田区設が関三丁目4	5 小川 特之						

I. 国際予備審査報告の基礎									
1.	1. この国際予備審査報告は下記の出願書類に基づいて作成された。 (法第6条 (PCT14条) の規定に基づく命令に 応答するために提出された差し替え用紙は、この報告書において「出願時」とし、本報告書には添付しない。 PCT規則70.16,70.17)								
	X 出願時の国際出願沓類								
		明細書 明細書 明細書	第 ページ、出願時に提出されたもの 第 ページ、国際予備審査の請求售と共に提出されたもの 第 付の書簡と共に提出されたもの						
•		請求の範囲 請求の範囲 請求の範囲 請求の範囲	第項、出願時に提出されたもの第項、PCT19条の規定に基づき補正されたもの第項、国際予備審査の請求書と共に提出されたもの項付の寄館と共に提出されたもの						
٠.		図面 図面 図面	第 ページ/図、出願時に提出されたもの 第 ページ/図、国際予備審査の請求書と共に提出されたもの 第 付の售館と共に提出されたもの						
		明細書の配列	別表の部分 第 ページ、出願時に提出されたもの 別表の部分 第 ページ、国際予備審査の請求書と共に提出されたもの 別表の部分 第 ページ、						
2.	•	上記の出願書類	種の言語は、下記に示す場合を除くほか、この国際出願の言語である。						
上記の書類は、下記の言語である									
3.		この国際出願に	は、ヌクレオチド又はアミノ酸配列を含んでおり、次の配列表に基づき国際予備審査報告を行った。						
□ この国際出願に含まれる審面による配列表 □ この国際出願と共に提出された磁気ディスクによる配列表 □ 出願後に、この国際予備審査(または調査)機関に提出された書面による配列表 □ 出願後に、この国際予備審査(または調査)機関に提出された磁気ディスクによる配列表 □ 出願後に提出した書面による配列表が出願時における国際出願の開示の範囲を超える事項を含まない旨の陳述事の提出があった □ 書面による配列表に記載した配列と磁気ディスクによる配列表に記録した配列が同一である旨の陳述事の提出があった。									
4		補正により、「 明細書 請求の範囲 図面	F記の 4 類が削除された。 第						
5.	5. この国際予備審査報告は、補充欄に示したように、補正が出願時における開示の範囲を超えてされたものと認められるので、その補正がされなかったものとして作成した。(PCT規則70.2(c) この補正を含む差し替え用紙は上記1. における判断の際に考慮しなければならず、本報告に添付する。)								

v.		と、進歩性又は産業上の利用可能性に とび説明	こついての法第12条	(PCT35条(2)) に 	定める見解、	それを裏付ける
1.	見解					
,	新規性	****	>範囲 <u>1-18</u> >範囲 <u></u>			有 無

進歩性(IS)

請求の範囲 <u>4-7,10-13,17</u> 請求の範囲 1-3, 8-9, 14-16, 18

産業上の利用可能性 (IA)

請求の範囲 1-18 有 請求の範囲

文献及び説明 (PCT規則70.7)

: JP 9-307097 A (ソニー株式会社) 1997. 11. 28, 【0031】段落~【0055】段落,第4図~第9図 文献1: JP

US 2002/0005528 A1 (FUJITSU QUANTUM DEVICES LIMITED) 2002.01.17,全文,全図 文献2:US

2000-323495 A (ソニー株式会社) 文献 3: JP

2000.11.24,全文,全図 文献4:Tan,W.S. et.al, The Effect of Dielectric Stress on the Electrical

Characteristics of AlGaN/GaN Heterostructure Field-Effect Transistors (HFETs), The 10th IEEE International Symposium on Electron Devices for Microwave and Optelectronic Applications,

November 2002, pp. 130-135

文献5: JP 2001-189324 A (株式会社リコー)

2001.07.10,全文,全図 文献6:JP 2002-359256 A A(富士通株式会社)

2002.12.13,全文,全図

請求の範囲1-3

請求の範囲1-3に記載された発明は、国際調査報告で引用された文献1、文献2

及び文献3により進歩性を有さない。

文献1には、ヘテロ接合を含むIII族窒化物半導体構造と、該半導体構造上に離間 して形成されたソース及びドレイン電極と、前記ソース電極と前記ドレイン電極の間 に配置されたゲート電極と、前記III族窒化物半導体層上に形成された絶縁膜とを備 えた電界効果トランジスタが記載されている。文献2には、ドレイン電極側にひさし 状に張り出し絶縁膜上に形成されたフィールドプレートを有するゲート電極により、 状に張り出し絶縁膜上に形成されたフィールドフレートを有するゲート電極により、 電界効果トランジスタの耐圧を向上させる技術が記載されている。文献3には、化合 物半導体上に形成された電界トランジスタ表面を、厚さ20ヵmのシリコン窒化膜と 厚さ20ヵmのシリコン酸化膜の積層膜で覆うことにより不純物の拡散深さばらつき を低減する技術が記載されている。文献1のゲート電極として文献2に記載されたゲ れた積層膜を採用することは、当業者が容易に想到し得たことである。

請求の範囲8-9

請求の範囲8に記載された発明は、国際調査報告で引用した文献1、文献2、文献

4及び文献5により進歩性を有さない。

文献4には、AÍGaN/GaNへテロ接合電界効果トランジスタのパッシベーシ ョン膜としてシリコン酸窒化膜を用いた例が記載されている。文献5には、比誘電率が3.5以下の絶縁膜をゲート電極近傍に用いることにより寄生容量の低減を図る技 術が記載されている。文献4及び文献5に記載された絶縁膜を文献1の絶縁膜に採用

補充欄(いずれかの欄の大きさが足りない場合に使用すること)

第 V.2 欄の続き

することは当業者が容易に想到し得たことである。

請求の範囲14-16, 18 請求の範囲14-16, 18に記載された発明は、国際調査報告で引用した文献1 ないし文献6により進歩性を有さない。 文献6には、InxGal-xNからなるチャネル層、AlyGal-yNからなる電子供 給層、アンドープAlGaN層からなるコンタクト層及びGaNからなるキャップ層 が記載されている。文献1のGaN系電界効果トランジスタに文献6に記載された構 成を適用することは当業者が容易に想到し得たことである。

請求の範囲4-7, 10-13, 17に記載された発明は、国際調査報告で引用した文献1ないし文献6に記載されておらず、また示唆もされていない。